

Ce document prend support sur un extrait de sujet de concours, merci aux auteurs pour le travail fait.

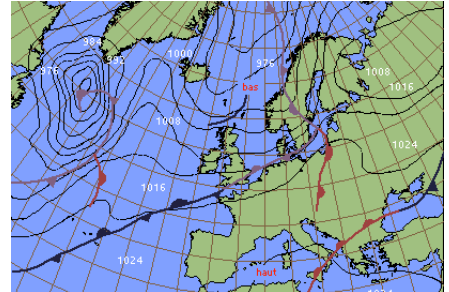
L'étude porte sur la description structurale d'une tête H.F. de récepteur radio et sur les solutions pour sélectionner et transmettre depuis l'antenne le signal de fréquence désirée.

## STATION METEOROLOGIQUE

# TETE H.F. RECEPTEUR RADIO

Le réseau national d'observation météorologique est constitué de nombreuses stations réparties sur tout le territoire. Une station au sol reçoit notamment les informations issues d'un ballon sonde d'altitude via une liaison HF.

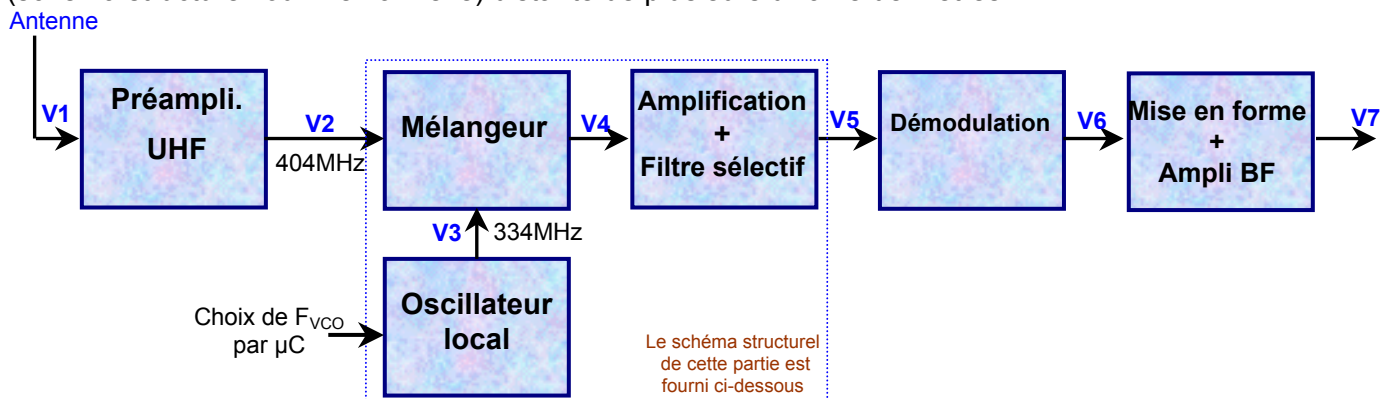
La radiosonde transmet séquentiellement les paramètres (pressions, température et humidité de l'air) mesurés lors de l'ascension de l'appareil entraîné par un ballon gonflé à l'hydrogène. Les données sont reçues jusqu'à l'éclatement du ballon vers 20 000 mètres d'altitude.



## 1. SCHEMAS

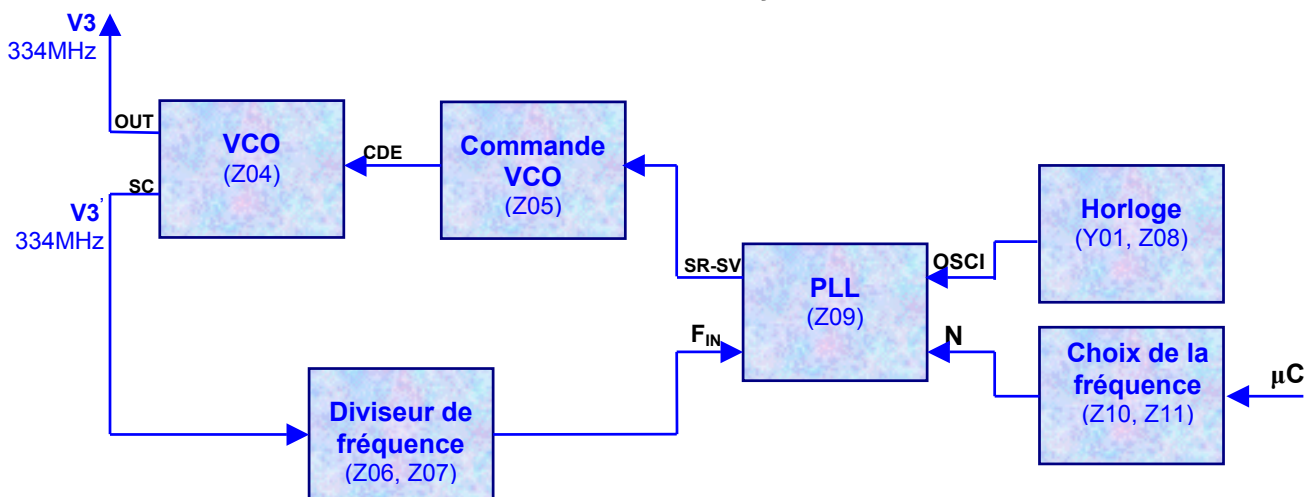
### 1.1. Schéma fonctionnel de 1<sup>er</sup> degré du RECEPTEUR H.F.

L'antenne de réception installée sur le toit, qui capte le signal, est reliée à proximité immédiate à un préamplificateur UHF dont la sortie transmet, par un câble, le signal reçu à la carte de réception H.F. (schéma structurel fourni en annexe) distante de plusieurs dizaines de mètres.

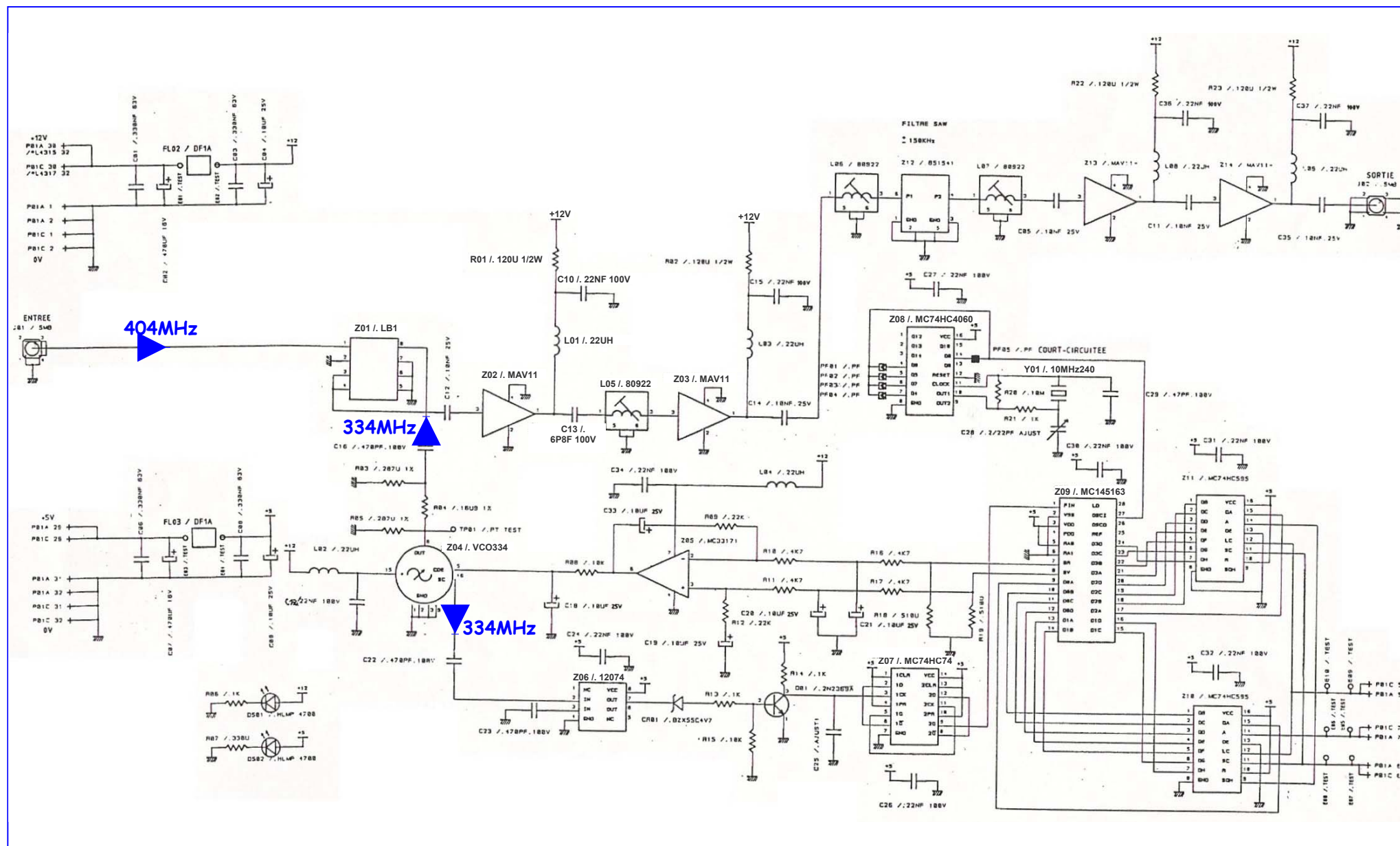


### 1.2. Schéma fonctionnel de 2<sup>ème</sup> degré de l'OSCILLATEUR LOCAL

La PLL associée aux autres composants réalise un synthétiseur de fréquence produisant, à partir d'un oscillateur à quartz de référence, un signal dont la fréquence peut varier par pas et dont la stabilité est la même que celle de l'oscillateur pilote. La valeur de  $N$  chargée dans la PLL, fixe la fréquence  $F_{IN}$ , donc la fréquence du VCO et finalement la valeur de la fréquence reçue sur l'antenne qui sera démodulée.



### 1.3. SCHEMA STRUCTUREL DE LA TETE HF

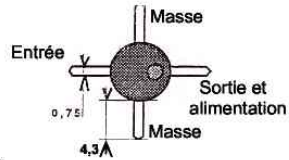
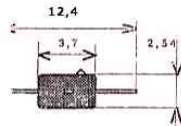


**MODULE MONOLITHIQUE**  
Large bande 5MHz à 2GHz

**MAV11**

Valeurs limites

<b>Pc</b>	<b>courant collecteur</b>	<b>80 mA</b>
	<b>dissipation à 25°C</b>	<b>550 mW</b>
<b>Pe</b>	<b>puissance d'entrée RF</b>	<b>100 mW</b>
<b>Tj</b>	<b>température de jonction</b>	<b>150°C</b>



Données

le : courant de fonctionnement 30 à 80 mA  
Rth : résistance thermique 140°C/W  
réduire la puissance dissipée de 7,1 mW / °C pour toute température supérieure à 72 °C

Spécifications à Ta=25°C, Ie=60 mA, Ze = Zs =50Ω

Paramètre	Symbole	à f (GHz)	Min.	Typ.	Max.	Unité
Gain à faible signal	s 21	0,1		12,5		dB
Constance du gain	$\Delta G / \Delta f$	0,1 à 0,9	-1		+1	dB
Bande passante à -3 dB	$\Delta f$			1,5		GHz
ROS entrée	ROS	HF à 1,8			2	
ROS sortie	ROS	HF à 2			2	
Facteur de bruit		0,5		3,5		dB
Puissance de sortie (compr. 1dB)	P(-)	0,5		18,0		dBm
Puissance de sortie (saturation)	P sat	0,5		21,0		dBm
Interception 3e ordre	P i	0,5		30,0		dBm
Temps de propagation de groupe	t pg	0,5		100		ps
Tension de fonctionnement	Vo			5,6		V
Coefficient de température	$\Delta v / \Delta T$			20		mV / °C

18 dBm = 63 mW  
22 dBm = 160 mW  
30 dBm = 1W



**MOTOROLA MC145163**

**ADVANCE INFORMATION**

**BCD INPUT PLL  
FREQUENCY SYNTHESIZER**

This is one of a family of LSI PLL frequency Synthesiser parts from MOTOROLA CMOS. The family includes devices having serial parallel 4-bit data bus and BCD programmable inputs. This is programmed by 4 digit BCD inputs. The device features consist of a reference oscillator, selectable reference divider, two output phase detector and a 4 digit BCD programmable divided-by-N counter.

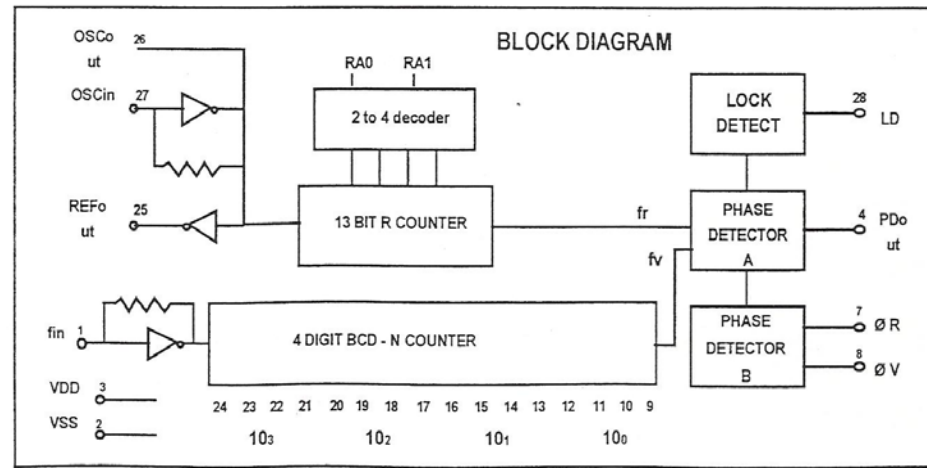
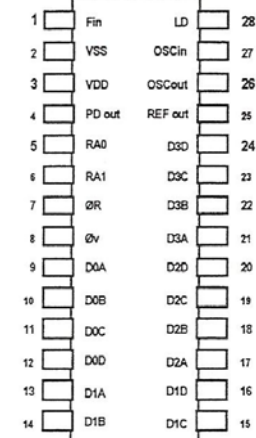
- General Purpose Applications
  - Two-Way Radio
  - Amateur Radio
  - Industrial Receiver
- Low Power Consumption
- 3.0 to 9.0 Vdc Supply Range
- > 30 MHz Typical Input Capability @ 5 Vdc
- On or Off - Chip Reference Oscillator Operation
- Lock Detect Signal
- 4 User - Selectable + R Value - 512 1024 2048 4096
- + N Range = 3 to 9999
- 'Linearized' Digital Phase Detector Enhances Transfer Function linearity
- Two Error Signal Options: Single Ended(Three-State) Double Ended

RA1 RA0	0 0	0 1	1 0	1 1
COUNTER	512	1024	2048	4096
R value				

C SUFFIX  
PLASTIC  
QUAD PACKAGE  
PACKAGE

P SUFFIX  
PLASTIC  
DIL

**PIN ASSIGNMENT (P SUFFIX)**



## 2. LIAISON ANTENNE-RECEPTEUR

Le préamplificateur UHF installé à côté de l'antenne est relié au récepteur distant d'une dizaine de mètres (dans les bureaux) par un câble coaxial 50Ω unique, dont une représentation est donnée ci-dessous.

2.1. Quel est l'intérêt de mettre un préamplificateur sur le toit, proche de l'antenne, plutôt que de le mettre à côté du récepteur.

**Le signal H.F. reçu sur l'antenne est très petit (dizaines de  $\mu\text{V}$ ). Or ce signal va subir une atténuation due au câblage, de plus du bruit externe va se superposer au signal H.F., c'est d'autant plus gênant que le câble est long et le signal utile petit. Le préamplificateur doit donc être placé le plus près de l'antenne et doit allier un fort gain et un faible facteur de bruit, le signal arrivant au récepteur sera de meilleure qualité : taux de distorsion plus faible.**

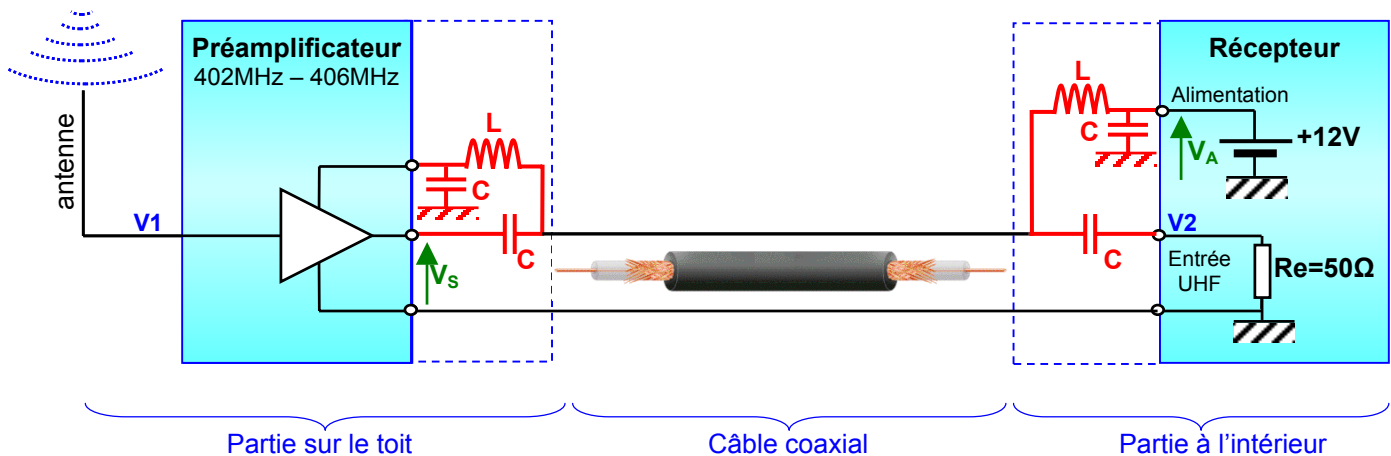
Le câble coaxial doit transmettre dans un sens le signal capté par l'antenne (404MHz) au récepteur et dans l'autre sens le courant d'alimentation au préamplificateur (12V – 100mA).

Ce câble compte 2 conducteurs en cuivre :

- l'âme du câble transportant le signal H.F., plus la tension continue +12V.
- la tresse utilisée pour la masse commune (blindage)



2.2. Compléter le schéma dans le cadre en pointillés ci-dessous, en représentant les composants à ajouter pour que le +12V et le signal H.F. ne se mélangent pas à l'intérieur du préamplificateur ou du récepteur.



2.3. Proposer une valeur pour les inductances et pour les condensateurs, préciser la technologie utilisée pour les condensateurs.

**Il faut tenir compte de la fréquence de travail ( $\approx 404\text{MHz}$ ) :**

**$L = 22\mu\text{H}$**   $\Rightarrow$  inductance moulées (100mA)

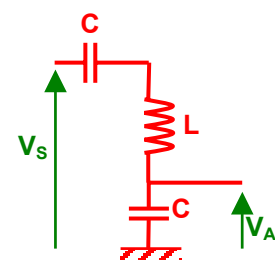
**$C = 10\text{nF}$**   $\Rightarrow$  céramique

A la fréquence de travail, on a :

$$Z_L = L\omega_0 = 56\text{k}\Omega \text{ et } Z_C = 1/(C\omega_0) = 40\text{m}\Omega$$

Avec ces valeurs, le signal  $V_S$  n'est pratiquement pas injecté sur la partie alimentation :

$$\begin{aligned} \text{Pont diviseur} \Rightarrow V_A &= V_S \times (Z_C / (Z_C + Z_L + Z_C)) \\ &= V_S \times 71 \cdot 10^{-6} \approx 0 \end{aligned}$$



### 3. RECEPTEUR : Tête H. F.

La tête H.F. assure un changement de fréquence (grâce au mélangeur Z01) et une amplification sélective du signal reçu.

#### 3.1. MELANGEUR

Quelles sont les fréquences présentes à la sortie du mélangeur ?

Aux entrées du mélangeur on a le signal venant de l'antenne  $F_1 = 404\text{MHz}$  et le signal venant de l'oscillateur local  $F_2 = 334\text{MHz}$ .

Le mélangeur réalise une opération du type :

$$\sin F_1 \times \sin F_2 = \frac{1}{2} [\cos(F_1 - F_2) - \cos(F_1 + F_2)]$$

En sortie du mélangeur, il y a donc 2 fréquences :  $(F_1 - F_2) = 70\text{MHz}$

$$(F_1 + F_2) = 738\text{MHz}$$

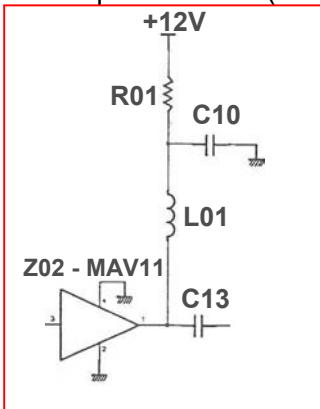
Dans le cadre d'un récepteur quelle est la fréquence intéressante ?

On cherche à transposer la fréquence reçue vers une fréquence plus basse :

$(F_1 - F_2) = F_i = 70\text{MHz}$ . C'est la fréquence centrale du filtre sélectif qui suit.

#### 3.2. AMPLIFICATION

Expliquer le rôle des composants,  $L01=22\mu\text{H}$ ,  $C10=22\text{nF}$  et  $R01=120\Omega$  associés à l'amplificateur monolithique H.F. Z02 (MAV11).



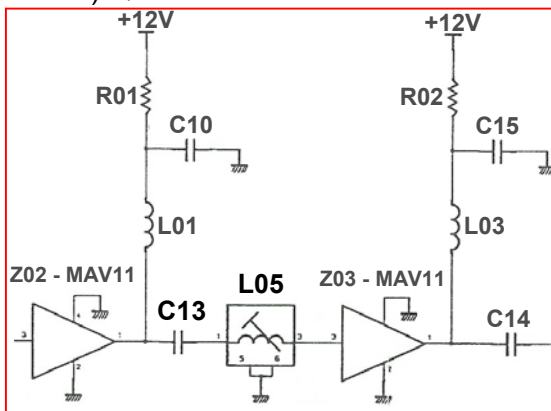
Le circuit MAV11 est un ampli HF, ayant une broche commune au signal de sortie et à sa propre alimentation.

Les composants L01, C10 et R01 réalisent un filtre passe-bas laissant passer l'alimentation continue +12V vers le circuit MAV11 et bloquant le signal HF pour l'isoler du +12V.

#### 3.3. FILTRE SELECTIF

Le premier filtre sélectif permet la transmission de la fréquence intermédiaire vers les étages suivants.

3.3.1. a) Quelle est la valeur nominale de l'inductance  $L_{05}$  associée au condensateur  $C_{13}$  (6,8pF).



$C_{13}$  et  $L_{05}$  réalisent un filtre sélectif pour ne laisser passer que la fréquence intermédiaire de 70MHz.

$$L_{05} \times C_{13} \omega_0^2 = 1$$

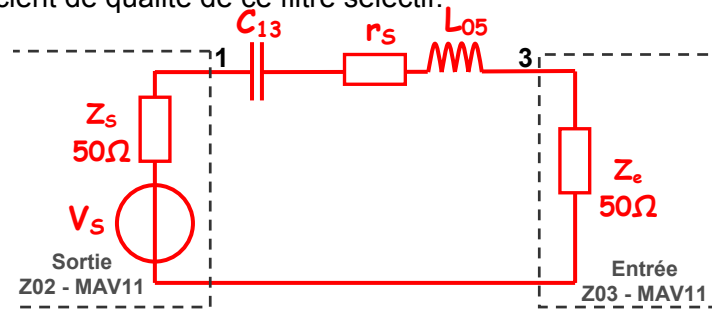
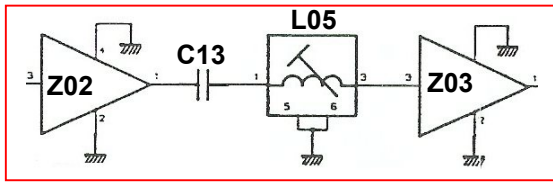
$$\Rightarrow L_{05} = 1 / [(2 \pi F_i)^2 C_{13}] = 760\text{nH}$$

b) Déterminer la valeur de la résistance série de la bobine sachant que son coefficient de qualité Q est de 100.

Pour une inductance, Q est le rapport entre la partie imaginaire et la résistance série.

$$Q = L\omega_0 / r_s = (L_{05} 2\pi F_i) / r_s \Rightarrow r_s = (760\text{n} 2\pi 70\text{M}) / 100 = 3,3\Omega$$

3.3.2. Représenter le schéma équivalent du circuit en tenant compte des impédances d'entrée et de sortie des amplificateurs MAV11. Calculer le coefficient de qualité de ce filtre sélectif.



$$Q_{\text{série}} = 1 / (R_{\text{série}} C \omega_0) = (L \omega_0) / R_{\text{série}} \text{ (avec ici } R_{\text{série}} = Z_s + r_s + Z_e)$$

$$Q_{\text{filtre}} = (L_{05} \omega_0) / (Z_s + r_s + Z_e) = (760n \cdot 2\pi \cdot 70M) / (50 + 3,3 + 50) = 3,2$$

3.3.3. Après avoir calculé la bande passante de ce filtre en déduire la valeur des 2 fréquences de coupures.

$$BP = F_0 / Q = 70M / 3,2 = 21,8MHz \approx 22MHz$$

$$F_{c1} = F_0 - \frac{1}{2} BP = 70M - 11M \approx 59MHz$$

$$F_{c2} = F_0 + \frac{1}{2} BP = 70M + 11M \approx 81MHz$$

### 3.4. PROGRAMMATION DE LA PLL MC145163 (DC75)

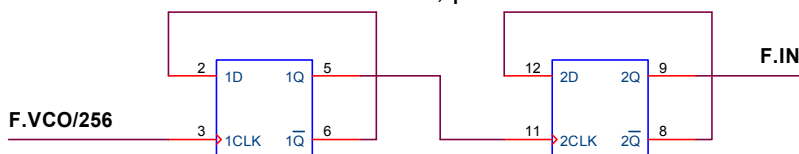
Le circuit MC145163 contient tous les éléments nécessaires à la réalisation d'un synthétiseur de fréquence, hormis le VCO et le filtre passe-bas. Il permet de générer une tension de commande pour le VCO Z04 (oscillateur commandé en tension) qui fournit le signal local au mélangeur équilibré Z01.

On suppose que le signal reçu sur l'antenne a une fréquence de 404MHz et que le VCO (Z04) délivre 2 signaux à la fréquence de 334MHz (sorties : n°8 OUT et n°16 SC).

3.4.1. Quelle est la fréquence du signal fourni par la broche n°14 de Z08 (74HC4060), qui correspond à la une division par 2<sup>8</sup>, et arrivant sur la broche n°27 (Osc<sub>in</sub>) du circuit Z09 (MC145163), on précise que la fréquence du quartz Y01 est de 10,240MHz.

$$F_{Q8} = F_{ck} / 2^8 = 10240k / 256 = 40kHz \Rightarrow F_{Oscin} = 40kHz$$

3.4.2. Sachant que Z07 (MC74HC74) est constitué de 2 bascules D, redessiner le schéma en mettant en évidence les branchements des 2 bascules D, préciser la fonction réalisée.



Sortie /Q reliée à l'entée D : chaque bascule D réalise un diviseur par 2. L'ensemble des 2 bascules D forme un diviseur de fréquences par 4.

3.4.3. a) Le circuit Z06, diviseur de fréquence, est en technologie ECL, pourquoi ce choix ?

La technologie ECL (Emitter Coupled Logic) est adaptée pour des applications requérant une grande rapidité (propagations ≈ 2ns).

La fréquence en entrée de Z06 est de 334MHz, trop élevée pour les technologies TTL ou CMOS (limitées à quelques dizaines de MHz). La technologie ECL permet de travailler à des fréquences bien plus élevées (quelques centaines de MHz), par contre sa consommation en puissance est aussi bien plus élevée.

b) Quel est le rôle des circuits diviseur Z06 et Z07 ?

La fréquence de sortie du VCO est trop élevée pour le diviseur programmable du circuit synthétiseur de fréquence qui est en technologie CMOS, alors on intercale un prédiviseur, ici par 1024.

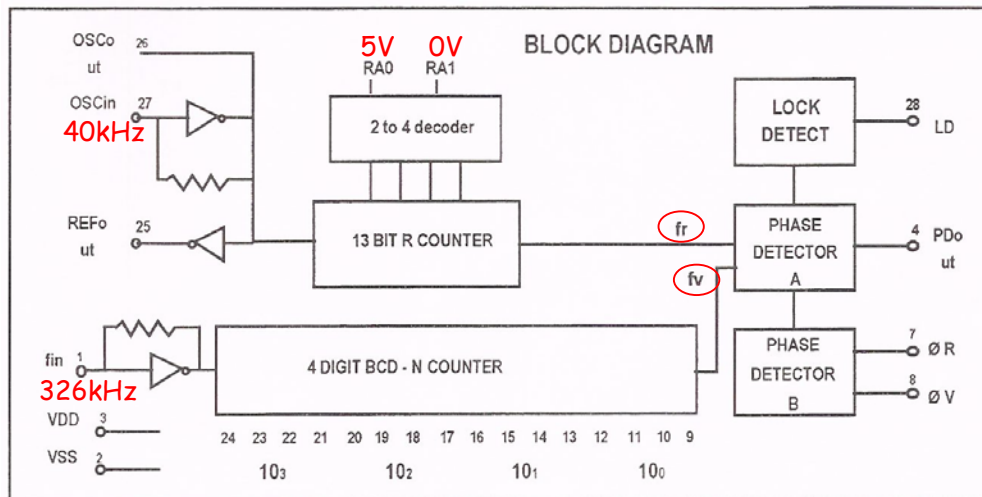
La contre partie, c'est que le pas du synthétiseur est augmenté par le rapport de prédivision.

c) Calculer la fréquence du signal  $F_{IN}$  qui arrive sur la broche n°1 du circuit Z09, sachant que le circuit Z06 (MC12074) est un diviseur par 256 et tenant compte du rapport de division réalisé par Z07 calculé précédemment.

$$F_{IN} = F_{(VCO)} / (256 \times 4) = 334M / 1024 = 326,2kHz$$

$$\Rightarrow F_{IN} \approx 326kHz$$

3.4.4. a) Quand la PLL est verrouillée, quel est le lien entre les 2 signaux fr et fv présents sur les entrées du comparateur de phase.



Lorsque la boucle à verrouillage de phase est accrochée, les signaux présents aux 2 entrées du comparateur de phase sont synchrones :

$$F_{REF} = F_{verrouillage} \Rightarrow fr = fv$$

b) Calculer la valeur de la fréquence du signal interne au MC145163 notée fr, tenir compte des broches n°5 (RA0) et 6 (RA1) de Z09 (compteur R).

$RA0 = 5V$  et  $RA1 = 0V \Rightarrow$  division par 1024 (d'après Doc MC145163)

$$fr = F_{OSCin} / 1024 = 40k / 1024 = 39,0625 = 39Hz$$

Cette fréquence très basse entraîne pour le filtre de boucle une fréquence de coupure basse et donc un régime transitoire lent, mais dans cette application cela n'est pas gênant.

c) Etablir la valeur décimale du nombre à programmer dans le compteur N du MC145163 (Z09) pour assurer un fonctionnement correct du VCO à 334MHz (PLL verrouillée).

$$F_{IN} = F_{(VCO)} / (256 \times 4) = 334M/1024 = 326,172kHz$$

$$F_v = f_r = F_{OSCin} / 1024 = 40k / 1024 = 39,0625Hz \approx 39Hz$$

$$N = F_{IN} / f_v = (334M/1024) / (40k/1024) = 334M / 40k = 8350$$

Attention aux arrondis des calculs, sinon :  $N = F_{IN} / f_v = 326k / 39 = 8358$

d) Convertir N en un nombre BCD à placer sur les broches n°9 à 24 du CI Z09.

$$N = 8350_{(D)} = 1000\ 0011\ 0101\ 0000_{(BCD)}$$

3.4.5. Quel est le pas du synthétiseur de fréquence pour sélectionner le signal en entrée du récepteur ?

Le pas est la plus petite variation possible de fréquence (entre N et N+1).

$$N = 8350 \Rightarrow F_{IN} = 326kHz \Rightarrow F_{(VCO)} = 334MHz \Rightarrow F_{antenne} = 404MHz$$

$$N = 8351 \Rightarrow F_{(VCO)} = f_v \times 8351 \times (4 \times 256) = 40k \times 8351 = 334,04MHz$$

$$F_{antenne} = 404,04MHz$$

$$\Rightarrow \text{le pas} = F_{N+1} - F_N = \Delta F = 404,04MHz - 404MHz = 40kHz$$

Le pas de réglage (plus petite variation possible) sur le récepteur est de 40kHz, c'est aussi le pas du synthétiseur de fréquence.

Le pas du synthétiseur est plus important que  $f_r$  ( $f_r \approx 39Hz$  : fréquence interne à la PLL), puisqu'il a été multiplié par le rapport de prédivision externe 1024 (Z06 et Z07).

$$\text{On a : } \text{Le PAS} = f_r \times 1024 = 39,0625 \times 1024 = 40kHz$$

3.4.6. Quelle serait la valeur N à programmer sur la PLL MC145163 pour recevoir non plus un signal de fréquence 404MHz, mais de fréquence 420MHz ?

$$\text{rappel } F_i = F_{antenne} - F_{OSC} = 70MHz$$

$$\Rightarrow F_{OSC} = F_{antenne} - 70MHz = 420MHz - 70MHz = 350MHz$$

$$\Rightarrow F_{IN} = F_{OSC} / 1024 = 350M / 1024 \approx 341,8kHz$$

$$\Rightarrow N = F_{IN} / f_v = 341,8k / 39,0625 = 8750$$

$$\text{ou précisément } N = 350M/40k = 8750 \quad N = 8750$$

En changeant la valeur numérique de N, on change la valeur de la fréquence du VCO et donc la fréquence de réception transmise, puisque la différence entre ces deux fréquences est constante et égale à la fréquence centrale du filtre sélectif : 70MHz.